

СИСТЕМА РЕЄСТРАЦІЇ СТАНУ ЕЛЕМЕНТІВ КОНСТРУКЦІЇ ТРАНСПОРТНИХ ЗАСОБІВ НА БАЗІ ПЛАТФОРМИ NI COMPACTRIO

В статті розглянуто автономну систему реєстрації прискорень та механічних деформацій елементів конструкції транспортних засобів реалізовану на базі платформи NI CompactRIO. Розглянуто особливості розробки програмного забезпечення та наведено особливості реалізації взаємодії із сумісними GPS приймачем.

У зв'язку з необхідністю проведення контролю фізичного стану елементів конструкції транспортних засобів як в процесі випробувань так і при їх експлуатації актуальною є задача реалізації ІВС на базі автономних апаратно програмних комплексів збору та обробки інформації, що можуть бути запрограмовані на виконання широкого спектру задач обробки вимірювальних даних. Використання подібних платформ інтегрованих з середовищами графічними програмування дозволяє значно спростити процес розробки програмного забезпечення ІВС.

Прикладом такої ІВС є система вимірювання та оцінки показників фізичного стану елементів конструкції транспортних засобів на базі платформи National Instruments CompactRIO, що дозволяє вирішувати широкий спектр задач пов'язаних з контролем стану транспортних засобів як в умовах випробувань так і штатному режимі експлуатації. Система виконує збір, збереження і візуалізацію зміни інформаційних сигналів датчиків віброприскорень та механічних деформацій. Крім того для аналізу впливу швидкості на зміну контрольованих параметрів, отримання сигналів точного часу та визначення поточних координат використовується дані отримані за допомогою модуля GPS-приймача. Загальна структура системи представлена на рис. 1.

Система складається з:

- контролера CompactRIO-9104;
- шасі на 8 модулів із вбудованою програмованою логічною інтегральною схемою (ПЛІС);
- 2 універсальних модуля АЦП NI 9205 із максимальною частотою дискретизації 250кГц;
- 5 модулів тензометрії NI 9237 із максимальною частотою 50 кГц на канал;
- Модуль-приймач SEA cRIO Gxxx Mobile.

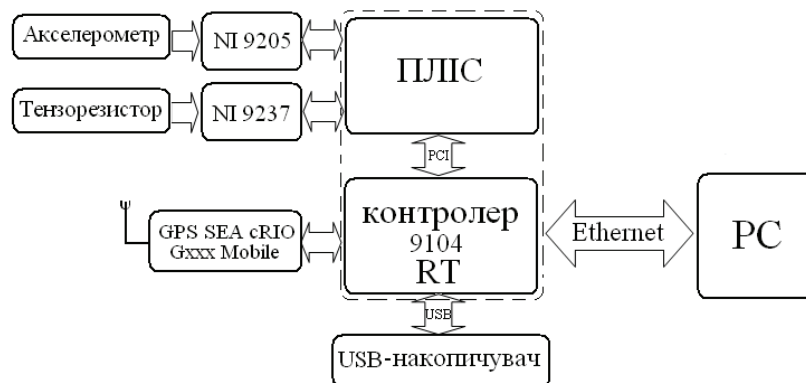


Рис 1. Структурна схема ІВС

Завдяки вбудованій ПЛІС CompactRIO має можливість реалізовувати алгоритми обробки вимірювальних даних на апаратному рівні із детермінованим періодом виконання 25 нс без перенесення завантаження на центральний процесор контролера.

Типовий пристрій CompactRIO включає в себе контролер з встановленою операційною системою реального часу PharLab або VxWorks, шасі і модулі введення-виведення. Шасі несе на собі ядро ПЛІС, яке безпосередньо з'єднується з універсальними або спеціалізованими модулями введення-виведення, що мають вбудовані засоби погодження і обробки інформаційних сигналів. Існують різноманітні моделі шасі, що мають різну кількість слотів для модулів, та відрізняються за характеристиками мікросхем ПЛІС. Завдяки автономності, апаратним характеристикам, незначним розмірам, вазі, а також можливості роботи в несприятливих умовах CompactRIO може бути використане для вирішення широкого спектру задач збору вимірювальної інформації та керування технічними процесами.

Програмне забезпечення для CompactRIO розроблюється за схемою яка передбачає його умовне розподілення на три рівні (рис. 2): віртуальний прилад HOST VI на керуючому ПК із ОС Windows, RT VI на контролері з ОС реального часу та FPGA VI на ПЛІС, що не має власної ОС так як логіка роботи програми реалізується безпосередньо на апаратному рівні. Кожен із представлених рівнів має власний специфічний функціонал та реалізує окремі функції системи в цілому як вказано нижче.

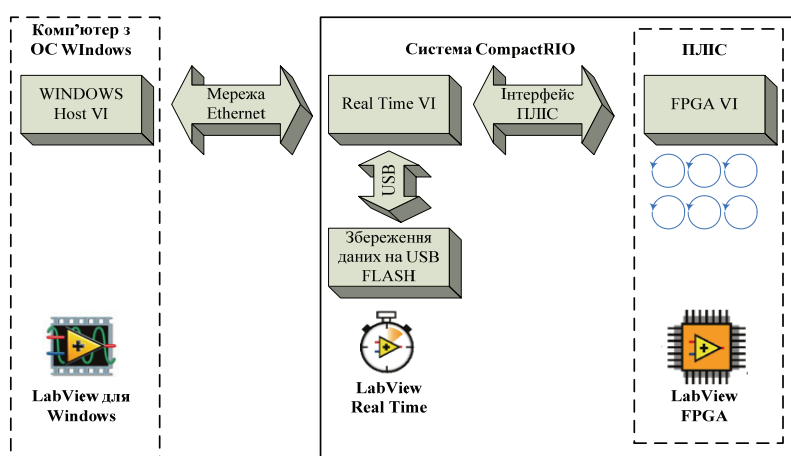


Рис. 2 Структура програмного забезпечення

Типові задачі, що виконуються за допомогою HOST VI на комп'ютері з ОС Windows:

- збереження даних на комп'ютері та доступ до баз даних;
- інтеграція з зовнішніми інформаційними системами;
- організація інтерфейсу.

Типові задачі, що виконуються в RT VI на контролері реального часу:

- обробка даних;
- управління;
- збереження даних у вбудованій пам'яті контролера та на зовнішніх носіях.

Типові задачі, що виконуються в FPGA VI на ПЛІС:

- введення-виведення;
- апаратне тактування і керування процесом взаємодії з обладнанням;
- низькорівнева обробка сигналів.

ПЛІС є мікросхемою, функціональність якої визначається при програмуванні, або «конфігурації», що є більш розповсюдженим терміном при роботі з данім класом інтегральних схем. Пакет LabView FPGA Module є доповненням до програмного середовища LabView, що дозволяє задавати логіку роботи ПЛІС у вигляді звичайного віртуального пристрою замість її програмування із використанням спеціалізованої мови VHDL. Даний пакет дає можливість створювати програми з синхронними і асинхронними паралельними циклами, що виконуються на апаратному рівні та забезпечують детермінований за часом збір і аналіз даних.

Програмний пакет LabVIEW FPGA Module повністю бере на себе багатоступінчастий процес перетворення віртуального приладу в бінарний код ПЛІС. На першому етапі віртуальний прилад конвертується в текстовий код на мові VHDL який після цього компілюється стандартним промисловим компілятором Xilinx ISE в бінарний вигляд. В процесі компіляції відбувається оптимізація коду за швидкістю виконання та кількості задіяних логічних вентилів.

Результатом компіляції є бінарний файл (bitstream file), що повністю визначає конфігурацію ПЛІС. При запуску програми бінарний файл завантажується на шасі, тобто відбувається процес конфігурації ПЛІС. Бінарний файл може бути записаний у вбудовану флеш-пам'ять і автоматично завантажуватися при включенні системи. При відключенні живлення конфігурація не зберігається, тому після повторного включення бінарний файл має бути завантажений знову. При відповідному налаштуванні конфігурація може завантажуватися автоматично з флеш-пам'яті пристрою ПЛІС або програмно, за допомогою контролера.

Віртуальні прилади FPGA VI можуть виконуватися повністю незалежно від інших компонентів системи і зберігати працездатність навіть при збої контролера, більш того, на ПЛІС може бути організований буфер, який запобігає втраті даних в подібній ситуації.

ПЛІС призначена насамперед для тактування, синхронізації, керування, збору даних і попередньої цифрової обробки інформаційних сигналів. Для управління кожним модулем введення-виведення, підтримки функціоналу шини PCI генерується спеціальний код, що використовує ресурси ПЛІС. Все, що залишиться після цього призначене для реалізації логіки визначуваної користувачем. Таким чином, кількість ресурсів ПЛІС, необхідних для конкретного застосування, залежить від складності алгоритмів і задіяних засобів введення-виведення.

Операції, що недоцільно або неможливо проводити на ПЛІС як, наприклад, обчислення з плаваючою точкою, реалізація інтерфейсу користувача, запис даних на зовнішні носії слід виконувати на рівні контролеру реального часу. Віртуальний пристрій для контролера CompactRIO зазвичай включає два або більше циклів: цикл з критичним пріоритетом, в якому реалізуються алгоритми управління і обробки даних, і цикл з нормальним пріоритетом, який відповідає за збереження даних, віддалений web-інтерфейс і зв'язок по мережі Ethernet або шині RS-232. Цикл з нормальним пріоритетом виконується тільки при просте циклу з критичним пріоритетом.

Для підняття на рівень контролера реального часу даних отриманих від модулів, платформа CompactRIO передбачає три шляхи: через елементи передньої панелі, за допомогою змінної та через DMA FIFO буфер. Перші два підходи є порівняно простим з точки зору реалізації однак не оптимальними з точки зору ефективності, натомість метод DMA FIFO дозволяє без затримок приймати дані отримані на високих частотах дискретизації з великої кількості модулів.

Буфер DMA FIFO складається з двох відділів: одна частина знаходиться в пам'яті ПЛІС, інша — в пам'яті контролера. На ПЛІС може здійснюватися поелементний запис або читання з буфера за допомогою вузлів методів FIFO Read і FIFO Write, а на контролері може проводитися запис або читання вибірок елементів. Зв'язок двох частин буфера здійснюється за допомогою програмно-апаратного контролера DMA таким чином з точки зору програмного забезпечення вони виглядають як єдиний буфер FIFO.

Віртуальних пристрій FPGA VI розміщений на ПЛІС реалізує функціонал ініціалізації, тактування, опитування модулів збору даних та подальшого завантаження отриманих відліків до буфера DMA FIFO. Для забезпечення детермінованої послідовності виконання команд використовується структура «Flat Sequence Structure» у якій розміщено елементи опитування модулів та запису до буферу.

DMA FIFO буфер циклічно опитується через інтервал часу, що задається таймером на рівні контролера реального часу після чого відліки, що були отримані у вигляді цілих чисел відповідно до динамічного діапазону та розрядності модуля збору нормуються до значень

прискорення та деформацій. Отримані дані подаються на віртуальний пристрій, що забезпечує їх обробку та збереження на зовнішньому накопичувачі підключеного за допомогою шини USB.

Контролери CompactRIO мають вбудований USB 2.0 контролер, однак не всі накопичувачі підтримують цей стандарт, що може призвести до значних затримок запису які в свою чергу призводять до переповнення DMA FIFO буферу та некоректної роботи системи в цілому.

В представленій системі відсутній віртуальний прилад керування, що розміщується на персональному комп'ютері, а замість нього використано механізм, що має назву LabView Remote Panel. Дана функція реалізує так звану модель Клієнт-Сервер, де сервером є контролер, а клієнтом будь який комп'ютер із встановленим LabView. По замовчуванню CompactRIO має ліцензію на одне зовнішнє підключення, однак їх кількість може бути розширена. Для активації Remote Panel на контролері необхідно в налаштуваннях проекту активувати Web-сервер та вибрати ті віртуальні прилади, до яких необхідно дозволити віддалений доступ. Дана функція дозволяє значно скоротити затрати часу, що необхідні на розробку HOST VI, однак може створювати навантаження на мережу передачі даних.

Крім модулів збору, для синхронізації часу та отримання значень поточної швидкості та координат до контролера підключений також GPS приймач, що встановлюється на шасі так же як і стандартного модулі. Так як приймач виробляється сторонньою компанією LabView Real Time Module не має стандартних засобів для отримання даних GPS, тому для взаємодії з ним використовується набір закритих віртуальних пристроїв, що встановлюється окремо. Крім того, для забезпечення коректного функціонування модулю в складі проекту до FPGA VI слід також додати SubVI, що поставляються разом із модулем.

У випадку, якщо ініціалізація пройшла успішно дані GPS представляються у вигляді кластеру або безпосередньо у текстовому форматі, що може бути використаний для відлгодження програмного забезпечення або інших задач.

Як приклад розроблена система була використана для збору вихідних даних призначених для діагностування демпфірувальних властивостей вагонів, на основі випробувань по скиданню з клинів. Натурні випробування проводились в у відповідному депо, яке забезпечує нагляд за технічним станом вагону.

Для обробки даних отриманих в ході випробувань було розроблено спеціальний програмний модуль, що приймає у якості вихідних даних бінарні файли відліків, які були отримані за допомогою CompactRIO.

Висновки

Перевагою розробленої системи є гнучкість її архітектури, висока швидкодія, достовірність обробки інформації, а також широкі можливості її представлення та реєстрації.

Розроблене програмне забезпечення дозволяє проводити попередню обробку сигналів акселерометричних датчиків, виконувати фільтрацію завад за допомогою медіанного фільтра, та розраховувати логарифмічний декремент затухання та параметр демпфірування.

Список літератури

1. Евдокимов Ю.К., Линдваль В.Р., Щербаков Г.И. LabVIEW для радиоинженера: от виртуальной модели до реального прибора. Практическое руководство для работы в программной среде LabVIEW. – М.:ДМК Пресс, 2007. – 400 с.
2. National Instruments. «Измерения в LabVIEW» руководство по применению , 2004. – 864
3. Суранов А.Я, LabVIEW 8.20: Справочник по функциям. – М.:ДМК пресс, 2007. - 536 с.
4. National Instruments. Создание приложений для NI CompactRIO в среде LabVIEW. Краткое руководство. 11с.